

特表平9-510055

(43)公表日 平成9年(1997)10月7日

(51)Int.C1.⁶
H 0 4 B 1/69識別記号 庁内整理番号
8124-5 KF I
H 0 4 J 13/00

C

審査請求 未請求 予備審査請求 有 (全29頁)

(21)出願番号 特願平7-522940
 (80)(22)出願日 平成7年(1995)2月23日
 (85)翻訳文提出日 平成8年(1996)9月4日
 (86)国際出願番号 PCT/US95/02232
 (87)国際公開番号 WO95/24079
 (87)国際公開日 平成7年(1995)9月8日
 (31)優先権主張番号 08/205,496
 (32)優先日 1994年3月4日
 (33)優先権主張国 米国(US)
 (81)指定国 E P (A T, B E, C H, D E,
 D K, E S, F R, G B, G R, I E, I T, L U, M
 C, N L, P T, S E), A U, B R, C A, C N, F
 I, J P, K R

(71)出願人 スタンフォード・テレコミュニケーションズ・インコーポレーテッド
 アメリカ合衆国バージニア州22090, レストン, ビジネス・センター・ドライブ
 1761
 (72)発明者 ウエインバーグ, アーロン
 アメリカ合衆国メリーランド州20854, ボトマック, ダブルウッド・ドライブ 122
 19
 (72)発明者 カニンガム, ケネス・ディー
 アメリカ合衆国バージニア州22120, スターリング, ベントレー・ドライブ 5
 (74)代理人 弁理士 湯浅 恒三(外6名)
 最終頁に続く

(54)【発明の名称】電荷結合素子に基づく信号処理機能を有する送信機及び受信機

(57)【要約】

本発明は、新規な受信機アキテクチャ、即ち、電荷結合素子統合型受信機(I R)(5-10)に関し、効率的な信号処理によって電子回路の要件を簡素化し、ペースバンド処理速度を低下させる。本受信機の設計の焦点は、その電荷結合素子(CCD)技術(5-11)の使用にある。CCD(5-11)を他の重要技術と共に用い、ここに開示した信号処理技法を実施することによって、広範囲の用途(例えば、通信、ソナー、レーダ等)に適した受信機を提供することができる。広範囲の商用サービス(例えば、AMPS、NAMPS、デジタル・セルラ、GSM、PCS、ISM、CT1、CT2等)に適した基本的受信機アキテクチャの概要を示す情報が提示される。更に、このアキテクチャは多様性があるので、単純なAM/FM受信機から複雑な高次変調TDMA/CDMA受信機までに及ぶ用途に適する。

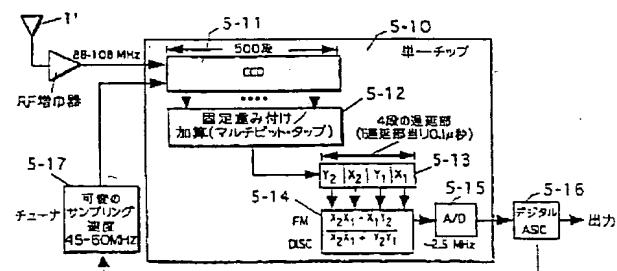


FIG. 5

【特許請求の範囲】

1. 通信、ソナー及びレーダの信号を受信し処理する受信機であって、前記信号を受信し、それに対応するアナログ電気信号を生成する手段と、集積回路チップであって、
 - 1) 前記アナログ電気信号を受信するように接続され、混合器、フィルタ及び相関器の中から選択されたR F構成要素を効率的に削減、置換し（例えばMM I Cにより）、既存のデジタル技術では実現不能な態様で広帯域信号を効率的に処理し、
 - a. 復調
 - b. 濾波
 - c. サンプル記憶
 - d. デシメート
 - e. デスプレッド
 - f. 周波数変換
 - g. 同調
 - h. 増幅／減衰
- 等の機能の中から選択された機能を実行するC C D部分と、
 - 2) アナログ／デジタル（A／D）変換器部分と、を有する集積回路チップと、前記A／D変換器に接続され、C C D信号処理により電力消費を大幅に低減した单一チップに全ての同期機能を統合化したデジタル信号プロセッサと、を具備することを特徴とする受信機。
2. 通信、ソナー及びレーダの信号を受信し処理する受信機であって、前記信号を受信し、それに対応するアナログ電気信号を生成する手段と、集積回路チップであって、
 - 1) 前記アナログ電気信号を受信するように接続され、公知の受信機に現在採用されている混合器、フィルタ及び相関器の中から選択されたR F構成要素を効率的に削減、置換し（例えばMM I Cにより）、既存のデジタル技術では実現不

可能な態様で広帯域信号を効率的に処理し、

- a. 復調
- b. 濾波
- c. サンプル記憶
- d. デシメート
- e. デスプレッド
- f. 周波数変換
- g. 同調
- h. 増幅／減衰

等の機能の内の少なくとも2つを実行するCCD部分と、

2) アナログ／デジタル(A/D)変換器及び前記A/D変換器に接続された利用装置と、

を有する集積回路チップと、

を具備することを特徴とする受信機。

3. 請求項2記載の受信機であって、CCD信号処理によって電力消費を大幅に低減した单一チップに全ての同期機能を統合したデジタル信号プロセッサを備えることを特徴とする受信機。

4. 通信、ソナー及びレーダの信号を受信し処理する受信機であって、

前記信号を受信し、それに対応するアナログ電気信号を生成する手段と、

单一集積回路チップであって、

1) 前記アナログ電気信号を受信するように接続され、

- a. 復調
- b. 濾波
- c. サンプル記憶
- d. デシメート
- e. デスプレッド
- f. 周波数変換
- g. 同調
- h. 増幅／減衰

等の機能の内の少なくとも2つを実行するように構成されたCCD部分と、

2) アナログ/デジタル(A/D)変換器及び前記A/D変換器に接続された利用装置と、

を有する集積回路チップと、

を具備することを特徴とする受信機。

5. 請求項4記載の受信機において、前記CCD部分は、RF/IF回路を削減又は除去し、デシメートしてサンプルーホールドを行い、前記電気信号の濾波を行うCCDマッチド・フィルタを備えることを特徴とする受信機。

6. 請求項4記載の受信機において、前記CCD部分は、ナイキスト帯域に応じた速度でサンプリングするが、RFキャリア周波数に関してサブサンプリングすることによって、RFベースバンド変換を行うように構成されていることを特徴とする受信機。

7. 請求項4記載の受信機において、前記CCD部分は、共通サンプル組を用いて信号獲得及びトラッキングを達成するように構成されていることを特徴とする受信機。

8. 請求項4記載の受信機であって、a) PNコード整列、b) キャリア整列、及びc) シンボル同期の達成に対するIFサンプリングと関連するCCD可調整クロック・タップ重み更新手段を備えることを特徴とする受信機。

9. 請求項3記載の受信機であって、前記利用装置はデジタル信号プロセッサを含み、前記CCD部分は、マッチド・フィルタ部分と、該マッチド・フィルタを用いてIFサンプリングを行い、前記デジタル信号プロセッサをプログラムして、デジタルとアナログとの変調形式の信号を検出するために使用可能な出力を発生する手段とを備えることを特徴とする受信機。

10. 請求項9記載の受信機であって、搜索及び救出用途に用いるように構成され、前記CCD部分は、搜索動作の期間には衛星を通じてデジタル・メッセージを渡すスペクトル拡散受信機として機能し、次いで、救出段階の期間には見通し線FM音声通信を扱うよう再構成されるようになされており、搜索及び救出任務の期間の信号処理構造は非常に多様性があり、同一回路の多くを常に使用し、極度に効率的且つ有用な構造を実現可能とすると構成されていることを特徴と

する受信機。

11. 請求項4記載の受信機において、前記CCD部分は、チップ速度に比較してオーバーサンプリングを行い、チップ期間の端数でトラッキング・ループを更新してNCO、VCO等の回路を同調する必要性を廃することにより、PNトラッキングに適応化されたことを特徴とする受信機。

12. 信号の濾波、変調、同調、拡散、增幅及び減衰を行い、送信用波形を発生するように構成されたCCD部分を有する单一チップと、

電力増幅器及び前記送信用波形を受信するアンテナと、
を具備することを特徴とする送信機。

【発明の詳細な説明】

電荷結合素子に基づく信号処理機能を有する

送信機及び受信機

発明の背景及び簡単な説明

過去20～30年の間にデジタル通信の使用が増大したために、技術者は実用的なサイズ及び安価な受信機を設計するという課題に直面している。過去においては、小型化及びコスト低減に駆り立てられていたが、市場の大部分は、特定の受信機モデルを少量から適量だけ必要とする、軍部のようなユーザで構成されていた。加えて、かなり高い性能／機能性及び極度の環境／信頼性特性に対する要求のために、受信機は大型化し、嵩ばるものとなってしまった。にもかかわらず、それらは事実上「防弾仕様（bullet-proof）」であった。今日、市場は変化し、ユーザ共同体（user community）の大部分は、商業分野で構成されている。したがって、通信機器に対する要求も変化し、大量生産市場に受け入れ可能な価格点を満足することに、一層の力が注がれている。こうした市場においては、機能性を限定した、低電力消費で小型化された一層単純な受信機が望ましく、本発明の目的は、この基準を満たす受信機を提供することである。

ここに開示する受信機は、統合型受信機（IR：integrated receiver）と呼ばれる。この名称は、共通の処理経路におけるいくつかの受信プロセスと重なり合うその固有の性質、及び、高度集積回路を用いる実施に対する従順性（amenability）を反映している。IRの動作上の利点は、その固有の信号処理特性に基づいており、これは電荷結合素子（CCD）技術と統合トラッキング・ループ技法（tracking loop technique）とを新たに用いることによって達成される。

CCD技術は長年にわたって使用されている。恐らく、その最も顕著な応用分野はカメラ産業であった。しかしながら、近年のCCDの設計及び製造の発展は、技術者に、この技術の新たな使用を考慮させるに至った。例えば、ワインバーグ

等の米国特許第5, 126, 682号はCCD素子を組み込んだ復調システムに関するものであり、本明細書に援用される。本発明は、通信、ソナー及びレーダに応用するための受信機を対象とする。

CCDはアナログ回路とデジタル回路との組み合せであり、その特性は双方の分野から最良のものが利用される。そのアナログ入力は、受信機フロントエンドによって供給される信号と良く整合し、CCDは、A/D変換器と一体化されたとき、デジタル出力を直接生成することができる。更に、CCDはデジタル的な制御及びクロック駆動が可能なので、システム・プロセッサとの自然なインターフェース (natural interface) となることができる。トランシスバーサル・フィルタとして構成した場合（米国特許第5, 126, 682号を参照）、CCDは以下を含むいくつかの重要な特徴を提供する。

- ・広い入力ダイナミック・レンジ。
- ・可変のクロック駆動速度。
- ・可変／一定のタップ重み。
- ・マルチビットのタップ重み。
- ・多段。
- ・長さ制御。
- ・補助処理機能。

上述の特徴により、CCDは、ここに開示するように、受信機には極度に有用な素子となる。その適正な使用により、CCDは

- ・濾波
- ・復調
- ・サンプル記憶
- ・デシメート (decimate)
- ・デスpread (despread)
- ・同調
- ・增幅／減衰

を行うことができる。本発明によるIRはCCDの特徴を利用して受信機内のデジタル信号処理の要件を簡素化する。

図面の説明

本発明の上述の及びその他の目的及び特徴は、以下の明細書及び添付図面を用いて考察することによって、より明白となろう。

図1は、本発明を組み込んだ基本的な統合型受信機のアーキテクチャの概略図である。

図2は、本発明による統合型受信機の信号処理の概略図である。

図3は、従来のデジタル・マッチド・フィルタ処理及び相関関係を示す。

図4は、CCDマッチド・フィルタ処理及び相関関係を示す。

図5は、CCDに基づくFM受信機の構造を示す。

図6a、図6b及び図6cは、CDMAに使用するために統合型受信機のプロトタイプから収集したデータを示し、マッチド・フィルタによって供給される共通出力を用いた3つのトラッキング・ループ(PN、キャリア及びシンボル)の閉成を示す。

図7は、CDMAに使用するために設計された、本発明による統合型受信機の実施の形態の一例である。

図8は、他の実施の形態の受信機によって行われる信号処理の概要である。

図9は、本発明を組み込んだ受信機によって行われるPN獲得処理を示す。

図10は、本発明を組み込んだ受信機の一例によって行われるキャリア獲得処理を示す。

図11は、本発明を組み込んだ受信機の一例によって行われるトラッキング信号処理を示す。

図12は、本発明を組み込んだ、CCDに基づくマルチチャンネルGPS受信機のブロック図である。

図13は、本発明を組み込んだ、CCDに基づく単一チャンネル・ダイレクト・シーケンス受信機のブロック図である。

図14は、本発明を組み込んだ、CCDに基づくFH又はFH/DS受信機のブロック図である。

図15は、本発明を組み込んだ、CCDに基づくデジタル・モデムのブロック

図である。

発明の詳細な説明

統合型受信機の具体的な構成は、目的とする用途によって大幅に異なるものとなる。データ速度、符号化要件、性能（例えば、獲得速度）、FDMA/TDM A/CDMA動作、キャリア周波数、同調範囲、入力ダイナミック・レンジ、構成可能性（configurability）、信頼性、環境、単位コスト等は全て、設計上の選択に関係がある。考慮すべき変数が非常に多いので、以下のIRの説明は、本発明の最も基本的な側面に制限される。

基本的なIRのアーキテクチャを図1に示す。特定のIRの実施の形態によつては、必要な構成要素が少なくなる（又は追加される）場合がある。例えば、ダウンコンバータ3及びCCD4（場合によつては、デジタル信号プロセッサ（DSP）6）は周波数変換機能を有する。その結果、用途によつては、IR信号処理を依然として使用しながらも、1つ以上のこれらの構成要素を除去することが可能なキャリア周波数の割り当てを行うことができる。このようなIRの複雑性の低減とは逆に、他の要件を満足するために、構成要素の追加／増強を行う場合もある。例えば、内蔵型の性能監視回路、高次変調回路（恐らく周波数ホッピングを備えた）及び特殊なインターフェース回路は全て、本発明のIRアーキテクチャの範囲内で追加可能である。

アンテナ1及び低雑音増幅器（LNA）2がIRのフロントエンドを形成する。これらの選択は、特定用途に対するリンク・バジェット計算（link budget calculation）に基づいて行われる。LNA2からの出力はダウンコンバータ3に渡される。ダウンコンバータ3は多くの方法で実現可能である。例えば、シンセサイザ9からの固定の又は可変の局部発振周波数（LO）と混合することによって、受信RFを変換することができる。また、サンプルホールド技法を用いてRFをサブサンプル処理し、所望のIFでのエイリアス信号（aliased signal）を生成することも可能である。周波数変換に加えて、ダウンコンバータは、利得制御及びフィルタ処理も、必要に応じて行うことができる。

ダウンコンバータ4によって生成されたIFはCCD4に渡される。CCDは数値制御発振器(NCO)8によって駆動される。CCDは、用途によっては、デジタル信号プロセッサ(DSP)6からのタップ重みを受け取ることもある。CCDのアナログ出力はアナログ/デジタル変換器(A/D)5に渡される。最後に、デジタル信号がDSP6に渡される。DSP6はIR獲得・トラッキング・アルゴリズムを実行し、必要に応じて、シンセサイザ9及びNCO8へのフィードバック経路を更新する。タップ重みの発生も、DSP6によって、受信機の動作に必要な全ての制御信号の発生と共に行われる。デコーダ7は、ブロック復号又はビタビ復号、デスクランブル処理、差分復号及びデインターリーブ処理(deinterleaving)を必要に応じて行う。

本発明のIRのアーキテクチャ内で行われる信号処理の概要を図2に示す。この図は、IFサンプリングを用いた受信機の構成を図示したものである。アンテナ10、増幅器11から始まりCCD13まで達する单一信号経路が、デジタル信号処理を行うために必要な全ての入力を供給する。これは、種々の獲得・トラッキング機能を分離するため、受信信号の処理に追加の回路を必要とする従来の設計とは異なる。

広範な信号処理はCCDによって達成される。例えば、256タップ段を有する512段のCCDは、24MHzの速度でクロック駆動される場合、毎秒約60億回の浮動小数点乗算/累算演算と同等の処理を行う。この高処理能力のために、CCDはその入力信号の帯域幅を縮小(collapse)させ、後続のデジタル信号処理の処理速度を劇的に遅くすることができる。図3及び図4は、受信機に応用するための従来のデジタル技術とCCD技術との対比を示す。

以下は、CCDによって行われる主要機能の要約である。

復調 CCDのクロック速度が可変であるため、再生された波形をCCD内で整列させ、タップ重みでキャリア成分を打ち消すことができる。このプロセスは再生された波形を復調するように作用する。例えば、BPSK波形のキャリア成分は、そのピーク及びゼロ交差を、 $a_1, 0, +a_2, 0, -a_3, 0, +a_4, 0, \dots$ という形態のタップ重みと相関付けることによって除去することができる。このシーケンスは単一経路内で同相成分及び直角成分を発生する。一般的に

、こ

れと同じことは一層高次の変調にも妥当する。加えて、アナログ変調信号の検出のために弁別器をCCD内に取り込むことも可能である。図5はその一例を示す。図5は、例えば500段を有するCCD部5-11を有し、これらの段の出力が固定重み付け／加算器5-12に供給され、固定重み付け／加算器5-12の出力が4段の遅延部5-13に供給され、更に、遅延部5-13の出力がFM弁別部5-14に供給される单一の集積回路5-10を示している。アナログ出力はアナログ／デジタル変換器部5-15に供給される。チップ5-10からの出力はデジタルのアプリケーション・スペシフィック集積回路チップ5-16に供給される。一方の出力はチューナ5-17に供給され、チューナ5-17は可変のサンプリング速度(48~60MHz)をCCD部5-11に与える。したがって、このCCDの单一チップは電荷領域処理(charge domain processing)を組み込み、单一チップ内に多数の機能を取り込み、構成要素を除去する。混合や狭帯域フィルタ処理は行われない。CCDは、ダウンコンバータ／狭帯域同調FIRフィルタとして、オンチップFM弁別器(電荷領域)に奉仕し、且つ、CCD前処理に起因する低速度のオンチップ・アナログ／デジタル(A/D)変換器を組み込む。また、この单一チップは、例えばモノラル又はステレオ商用FM受信機におけるようなサブキャリア処理(例えばIVHS)のための特注のアプリケーション・スペシフィック集積回路チップに取り込まれた多用途のフロントエンドとしても機能することができる。本発明は、シャックマン等の米国特許第5,283,780号(これは、本明細書に援用される)に開示されているような周波数ホッピングを用いたデジタル・オーディオ放送システムにおいて用いることができる。

濾波 CCDはタップ付きアナログ遅延線である。これは、相関器や有限インパルス応答フィルタに用いられるものと同一構成である。この素子のフィルタ特性は、CCDに含まれるタップ重みによって決定される。三次のタップ重みを用いたPNデスpreadィング(despreadィng)のための濾波は、sin x/xのロール・オフを与える。一方、マルチビットのタップ重みは、隣接

チャンネル干渉からの保護のための鋭いカットオフに使用することができ、これはGSMのような用途には重要である。更にこのフィルタに影響を与えるのは、

CCDに印加されるクロック速度であり、これを用いて、フィルタ帯域幅及び中心周波数を調節することができる。サンプリング速度を変更することによるフィルタ特性の調節は、マルチチャンネルに適用する場合、重要な特徴である。

デシメーション (decimation) 典型的には、CCDは1シンボル期間の一部分にまたがるように構成される。場合によっては、再生された波形を、シンボル速度よりもかなり高い速度でサンプリングする必要がある（例えば、チップ速度がサンプリング速度を決定するCDMA信号の場合）。CCDは、該CCDの長さに比例する係数でCCDの出力速度を縮小させることによって、波形のデシメーションを可能にする。したがって、CCDは、非常に高い速度でクロック駆動することができるが、その実効出力速度は実際のシンボル速度にかなり近い。

サンプル記憶 CCDは比較的長い時間にわたってアナログ信号のサンプルを保持することができる。この特徴の故に、設計者は、極めて高速度でサンプルを収集し、次いでこれらのサンプルをかなり低い速度でCCDから読み出すことができる。これを達成するには、一旦サンプルが収集されたならばCCDのクロックを中断すること、あるいは、選択された信号のみを捕獲するためにCCD加算ノードの後にサンプルホールド回路を付け加えることが必要である。

デスプレッディング CDMAに適用するには、再生された波形と局所的に発生したコード列との相関が必要である。このプロセスは非常に効果的な通信技法であるが、初期獲得段階の間にコードを整列させるプロセスが極めて計算集約的 (computationally intensive) である可能性がある。CCDの相関アーキテクチャはこのタスクに正にふさわしい。タップにおけるプログラム可能な三次（又はそれより高次）の重み付けにより、対象データ速度に一致させるための、コード整列及び長さ制御が容易となる。

同調 多数の隣接チャンネルを有する通信システムは極く一般的である。チャンネルの選択は、通常、受信器LOを調節して所望のチャンネルを通過帯域内に

移動させることによって達成される。IFサンプリング技法を用いる場合、CCDはこの機能を行うことができる。CCDのクロック速度を調節することにより、再生された波形のキャリアに合わせ、所望のチャンネルを選択することが可能と

なる。これは、選択したキャリア周波数に合わせるために濾波するよう効果的に同調させる。このプロセスは可変LOの必要性を大幅に低下させ、或は除去させる。

増幅／減衰 CCDはその信号処理の多くをアナログ領域で行う。したがって、信号レベル（及びバイアス）を必要に応じて調節することができる。利得制御のような機能は、この特徴の恩恵を受けることができる。

再生された波形はCCDから出力されるとデジタル化され、バッファに記憶される。次に、復調された信号サンプルは選択的にDSPによって収集される。更に、DSPは、その獲得・トラッキング・アルゴリズムにしたがって、サンプルを処理する。図8～図11は、再生されたサンプルの共通の組を使用して、優れた受信機性能を達成しつつ、ハードウェアの設計の簡素化を可能にする、新規で極めて効率的なアルゴリズム群を開示している。

スペクトル拡散への応用では、受信機は最初にそのPN獲得ルーチンを実行し、次にキャリア獲得を実行する。一旦信号獲得が完了したら、これらのルーチンを動作禁止(disable)し、トラッキング・ルーチンを動作可能にする(enable)ことができる。この時点で、3つのトラッキング・ループ全ての受信信号上の閉成が開始される。図6a、図6b及び図6cは、このタスクを遂行するIRの能力を示す。図6aは、最初に収束してコヒーレントなキャリア・トラッキングを開始する状態である。その後に、PNトラッキング・ループ（図6b）が閉じ、その後にシンボル同期（図6c）が行われる。一旦シンボル同期が達成されたなら、（存在する場合には）復号処理を作動させ、データ再生を開始する。この一体化されたプロセス特有の効果は、受信機回路を効率的に使用しながら、サービス期間の開始時に信号の再生を高速化することである。

図7～図11は、CDMAコンパチブルな統合型受信機のアーキテクチャ及び

信号処理を示す。この例を変形することによって、TDMA、FDMA、AM/FMその他の通信方式にふさわしいIR構造が作成される。本例の受信機（図7参照）は、Sバンドにおいて、3MCPSPN符号速度及びBPSK変調により動作する。本例では、一定のクロックの使用（熱制御水晶発振（TCXO））によりシンセサイザの複雑性を低減し、デジタル信号プロセッサを单一のプロツ

クに制限して回路統合の目的をサポートするようにしたことが重要である。

CDMA受信機の例の信号処理の概要を図8に示す。本例は、先に論じた処理シーケンス、即ち、PN獲得、キャリア獲得及び最後に信号トラッキングに従う。PN獲得プロセスは、CCDによって大きく援助される。本例では（図9参照）、再生された波形をPNチップ速度の8倍の速度でサンプリングする。サンプリング速度は用途によって異なる。チップ速度の2倍のサンプリング速度が多くの用途では典型的である。このサンプリングの結果得られる解像度は、チップの1/16の不確定性を生じる。サンプルは、半シンボル期間にわたってコヒーレントな累算のために256段の累算で収集される。次に、コヒーレントな累算の結果を（符号を除去するため）二乗演算にかけ、非コヒーレント的に累算する。最後に、PN獲得アルゴリズムは全ての相関状態の中の最大値を選択する。

キャリア獲得はPN獲得プロセスの完了に続いて開始される。同相（I）のサンプル及び直角（Q）のサンプルが獲得され、二乗されてデータ変調エンベロープが除去される。次に、サンプルのFFTを得、結果として得られたスペクトルのピークを用いてキャリアの位置が識別される。図10はこのプロセスを示している。

一旦信号が獲得されたならば、信号トラッキングが開始される。図11はこのプロセスを示す。獲得に用いた同一のI、Qサンプルを3つのトラッキング・ループ全てに使用することにする。これらのサンプルは先ずコヒーレントに累算されるが、累算期間はデータ・トラッキング・ループによって決定される。累算器の出力は復素乗算器に供給され、ここでサイン/コサイン・ルックアップ・テーブルからの出力がサンプルと混合される。これによって、再生された信号内の残

留キャリア成分及び位相成分が除去され、コヒーレントな同相信号及び直角信号が生成される。次に、3つのループの各々に分配されたシンボル・サンプルを用いて、フルシンボルの累算が行われる。キャリアのトラッキングには「Iの符号のQ倍 (Q times sign of I)」弁別器を用い、シンボルのトラッキングにはDTTLを用いる。PNトラッキング・ループは、チップの1/16のシステム解像度を用いて動作を指揮する。局部PNクロックに対する更新は、チップ期間の1/8の増分で行われる。更新された局部PNクロックは局部

コード及びサンプリング・クロックを発生するのに用いられ、局部コード及びサンプリング・クロックはCCDへ戻される。

統合型受信器の他の応用例を図12～図15に示す。GPSのようなマルチチャネルへの応用(図12参照)は、本発明を組み込んだCCDに基づく統合型受信機構造には最適である。先の例で既に論じたように、非常に簡素なダイレクト・シーケンス(DS)スペクトル拡散への応用(図13)は、本発明のIRにふさわしい。周波数ホップ(FH)又はFH/DS受信機(図14)もIRの手法を用いて開発可能である。更に、柔軟性のあるモデム設計(図15)も本発明によって対処可能である。

送信機の設計も、CCDフィルタ処理機能による恩恵を受けることができる。CCDは、電力増幅器や送信用アンテナに供給するための波形を発生するために信号の濾波、変調、同調、拡散及び増幅／減衰を行うことができる。

本発明の好適な実施の形態について説明し図示してきたが、他の実施の形態も当業者には容易に想起されるところであり、請求の範囲に含まれる。

【図1】

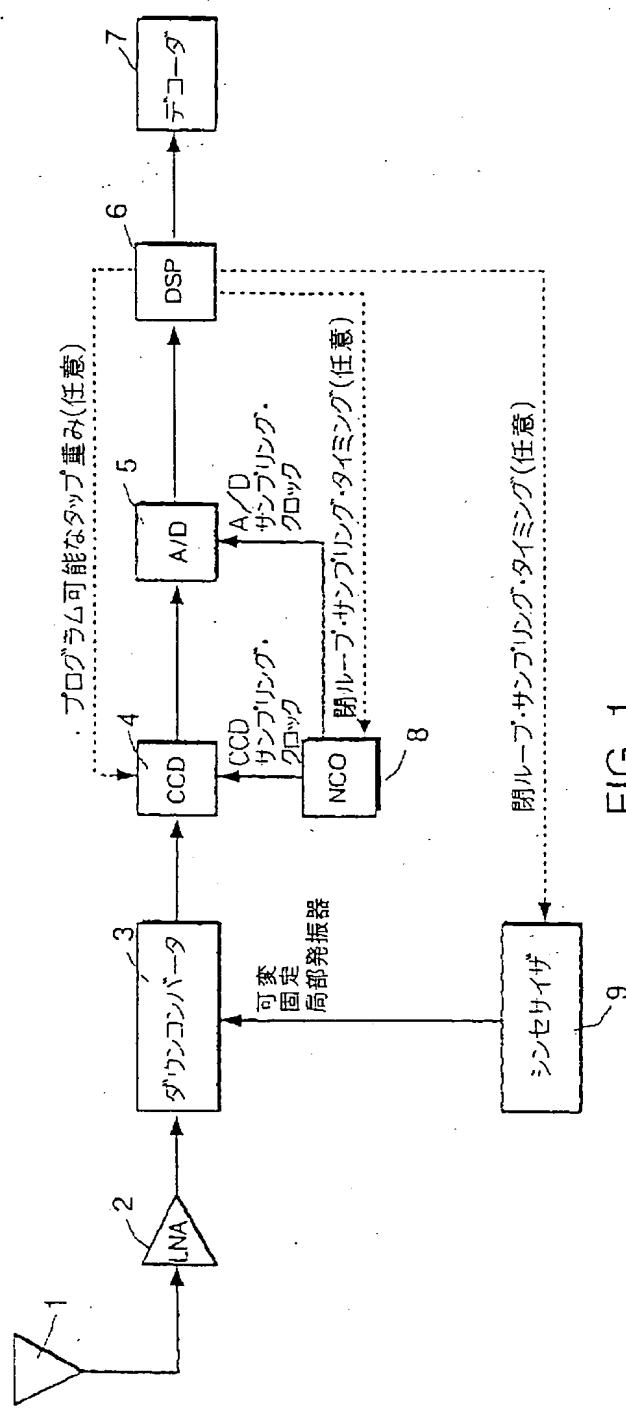


FIG. 1

【図2】

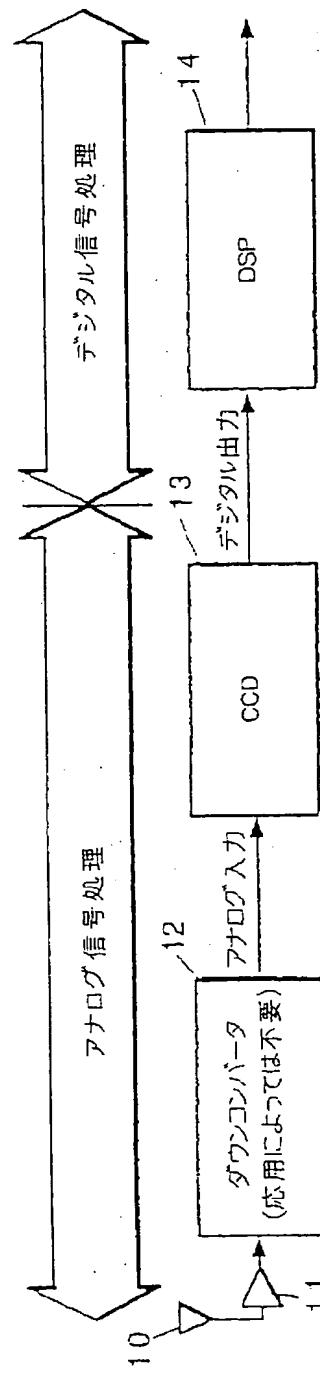


FIG. 2

【図3】

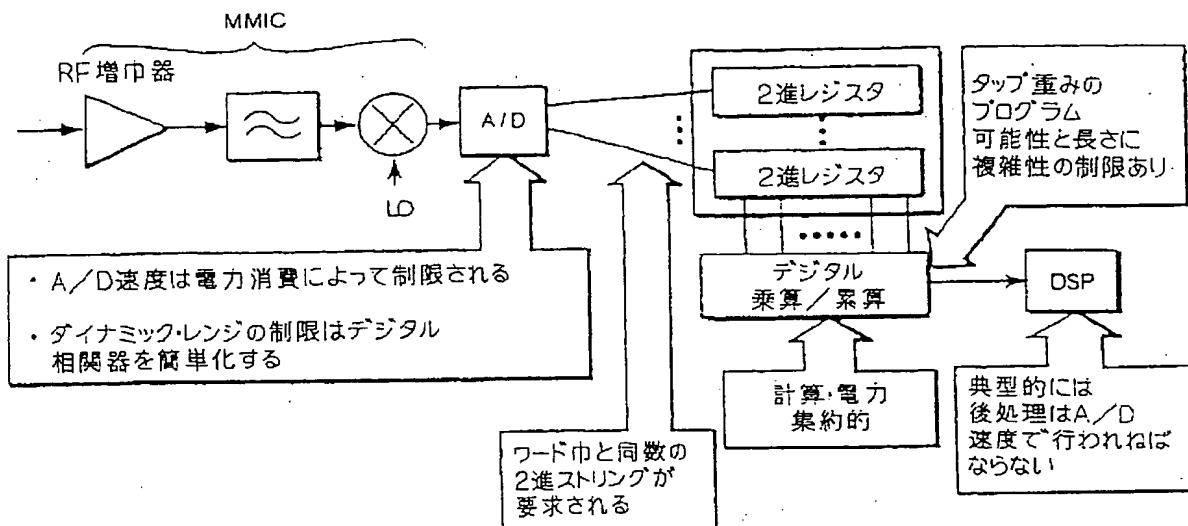


FIG. 3

【図4】

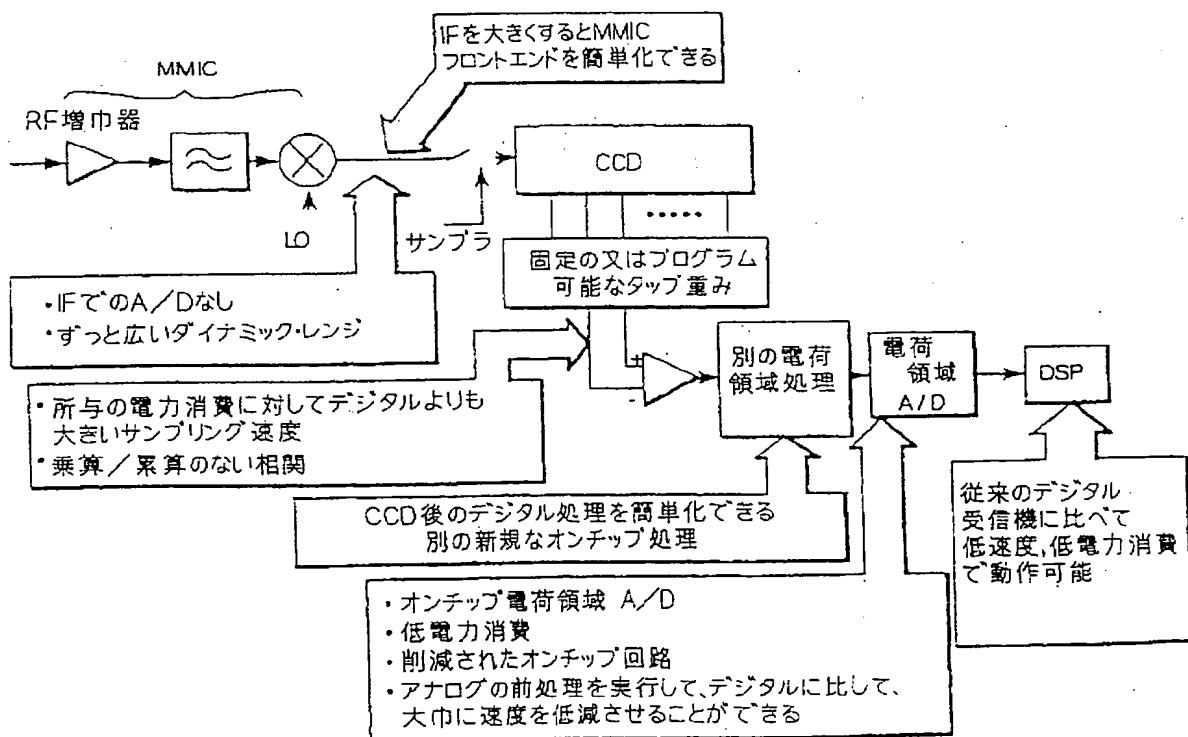


FIG. 4

【図5】

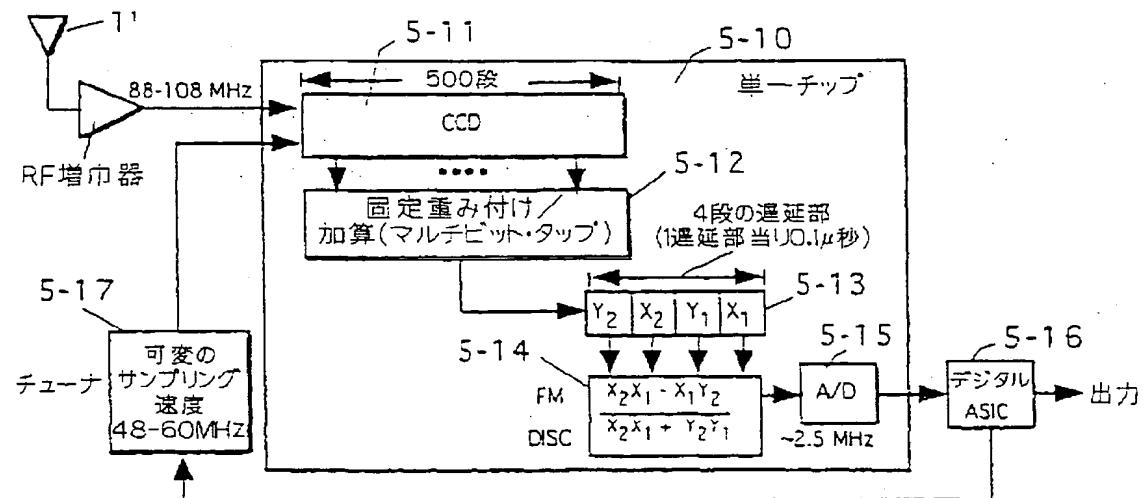


FIG. 5

【図6】

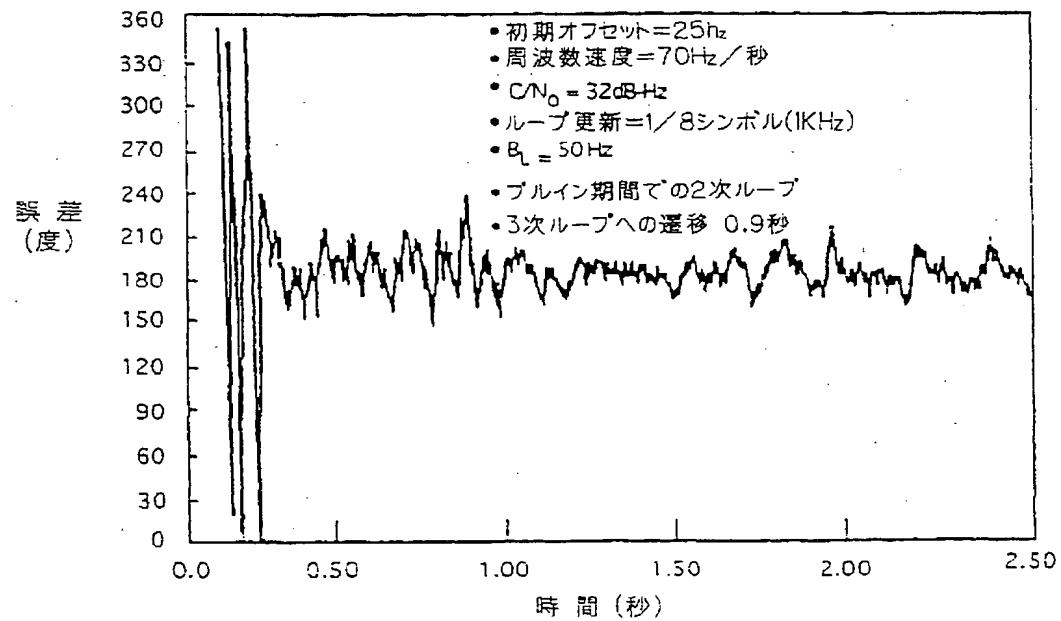


FIG. 6A

【図6】

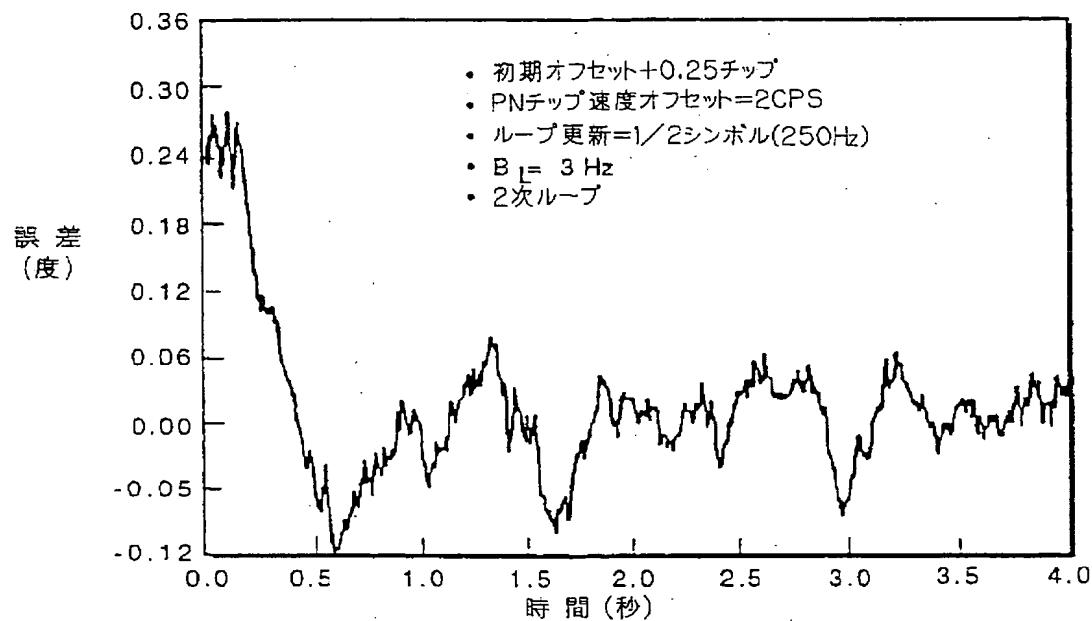


FIG. 6B

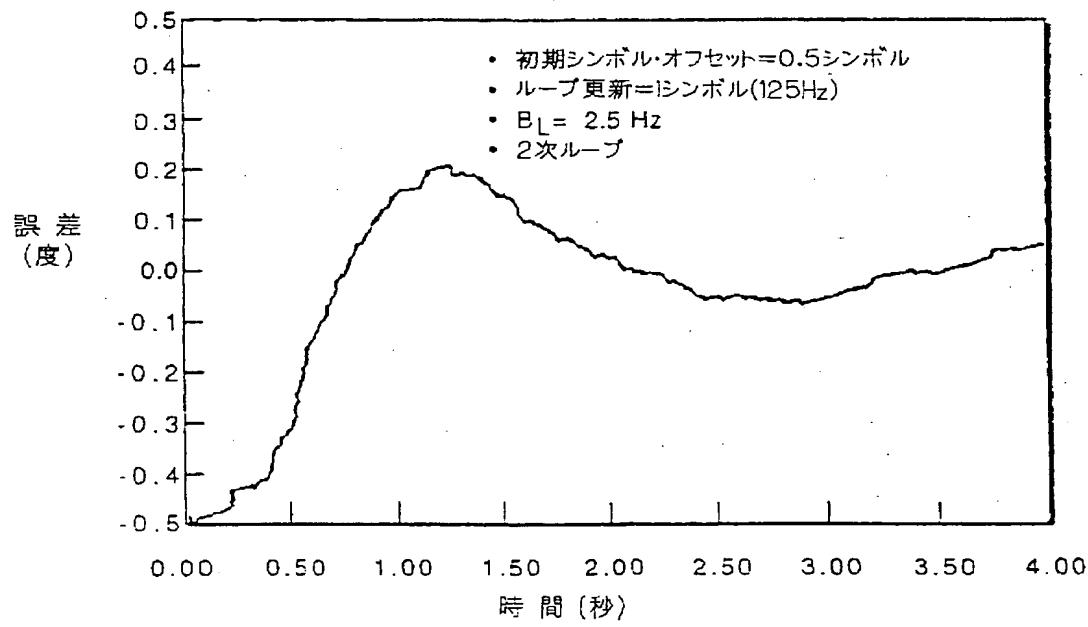


FIG. 6C

【図7】

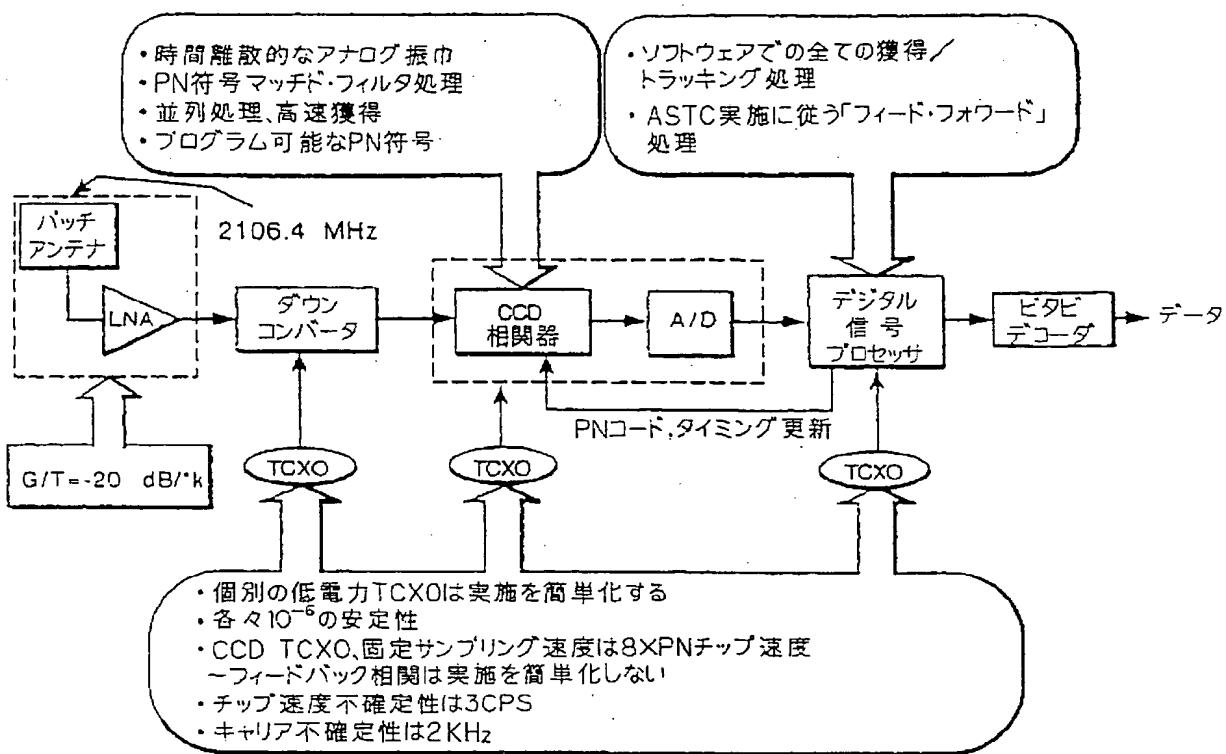


FIG. 7

【図8】

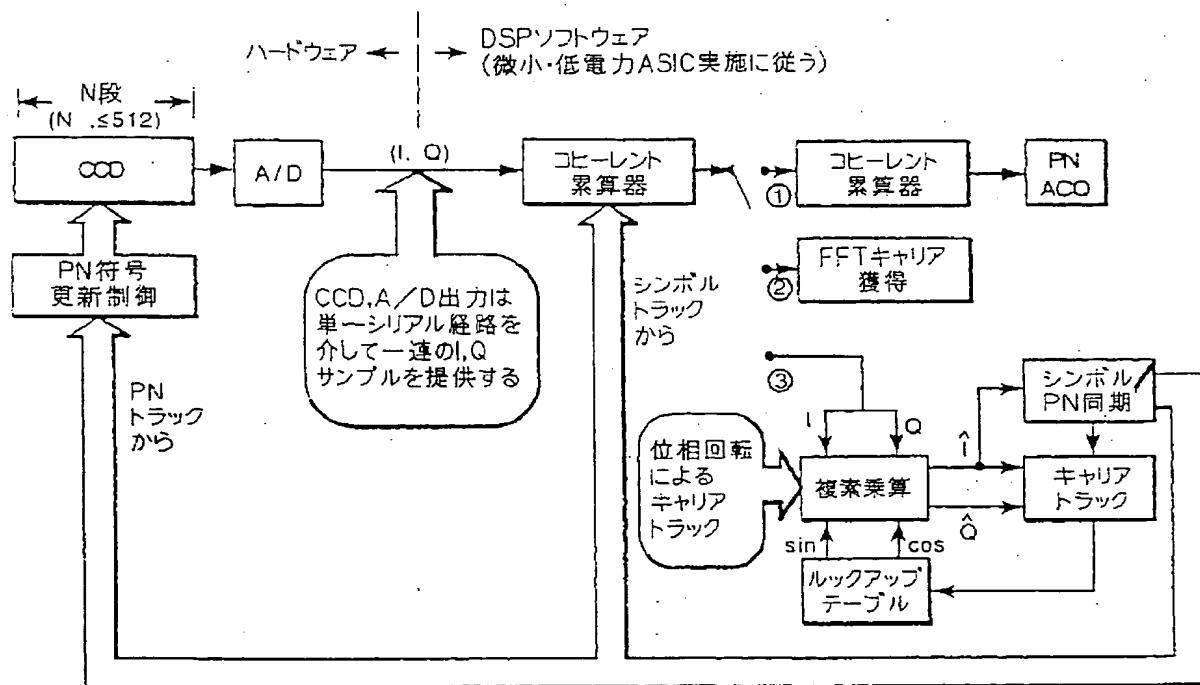


FIG. 8

【図9】

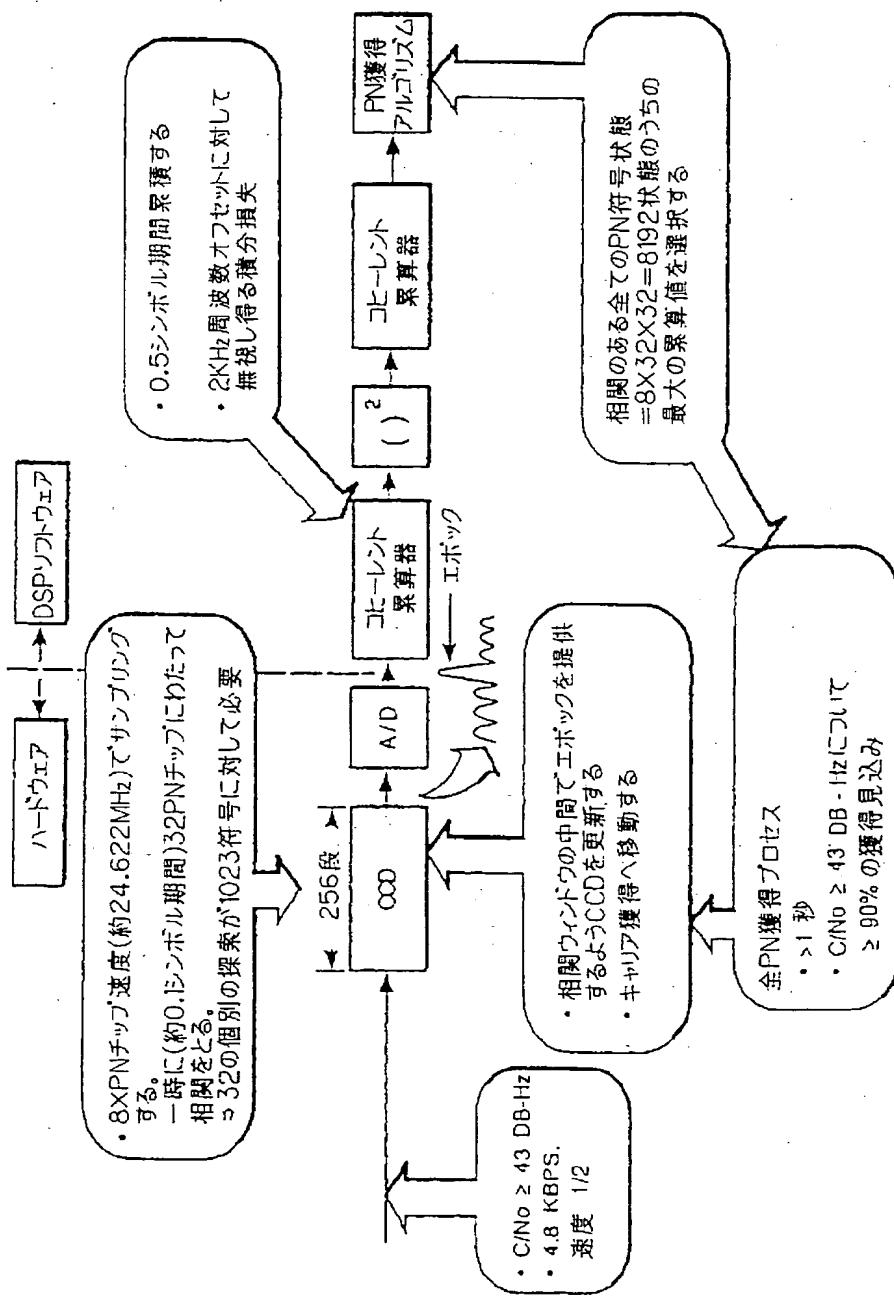


FIG. 9

【図10】

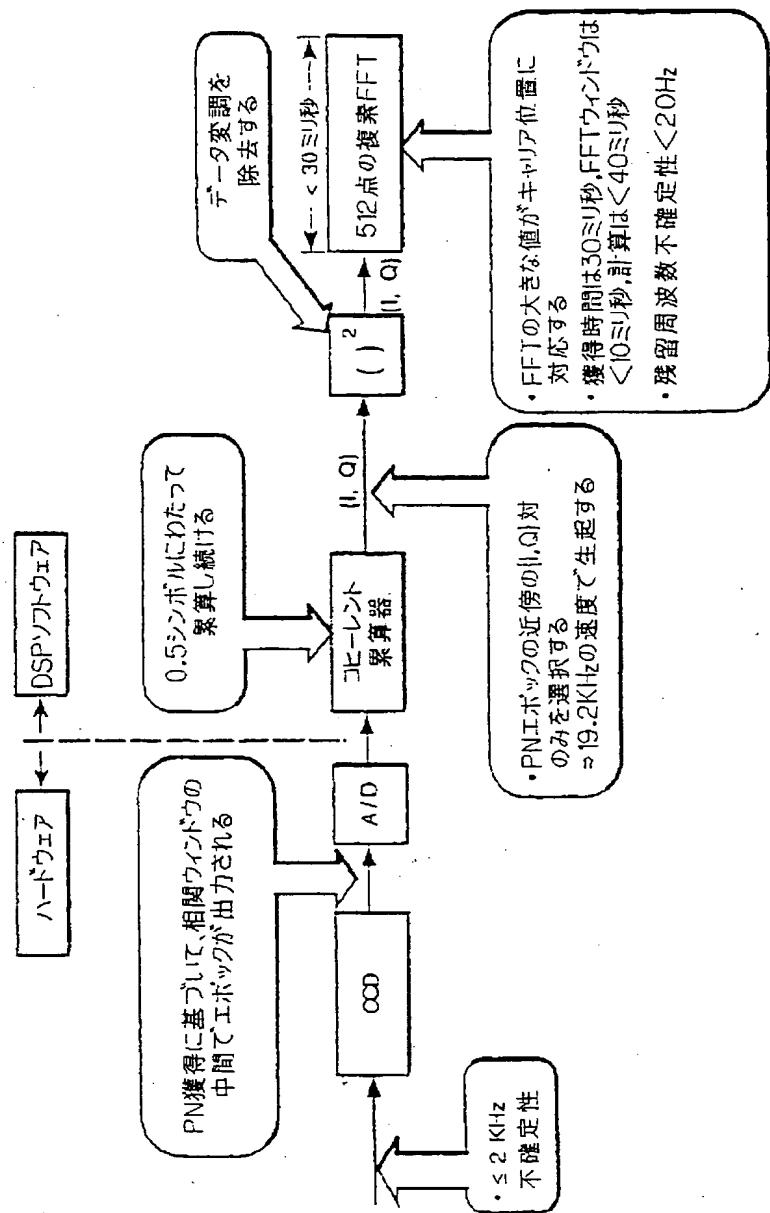


FIG. 10

【図11】

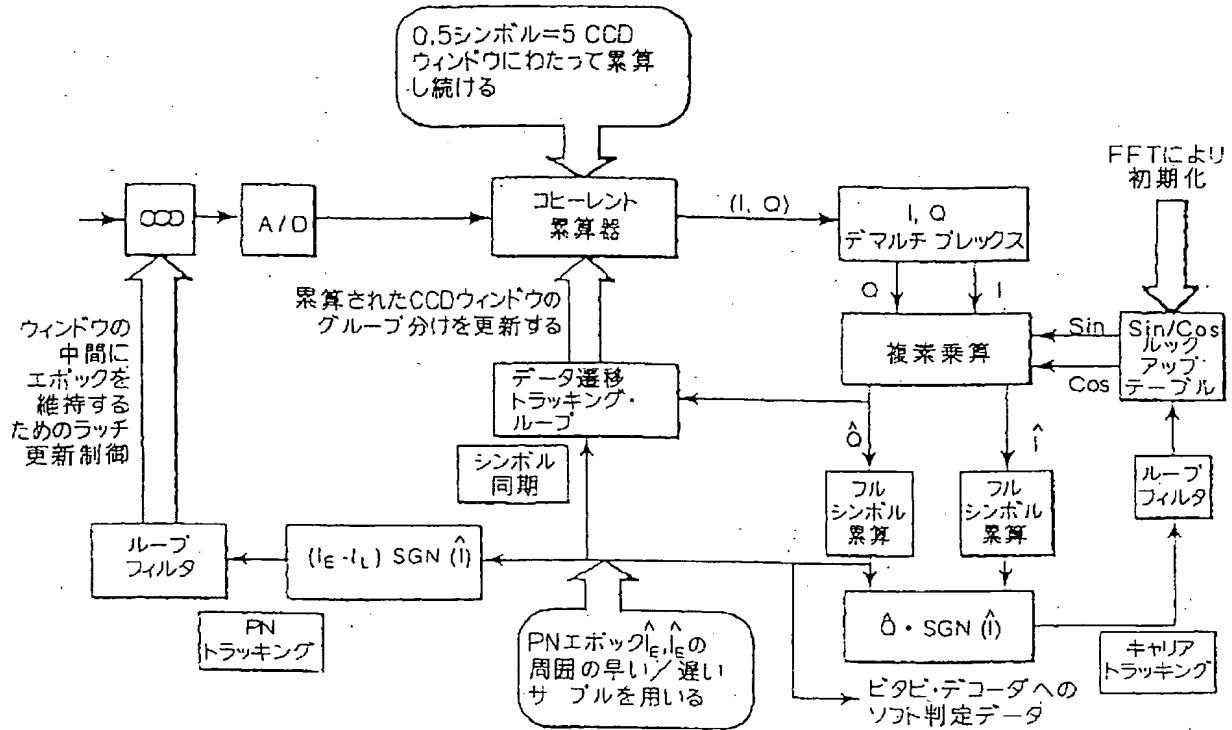


FIG. 11

【図12】

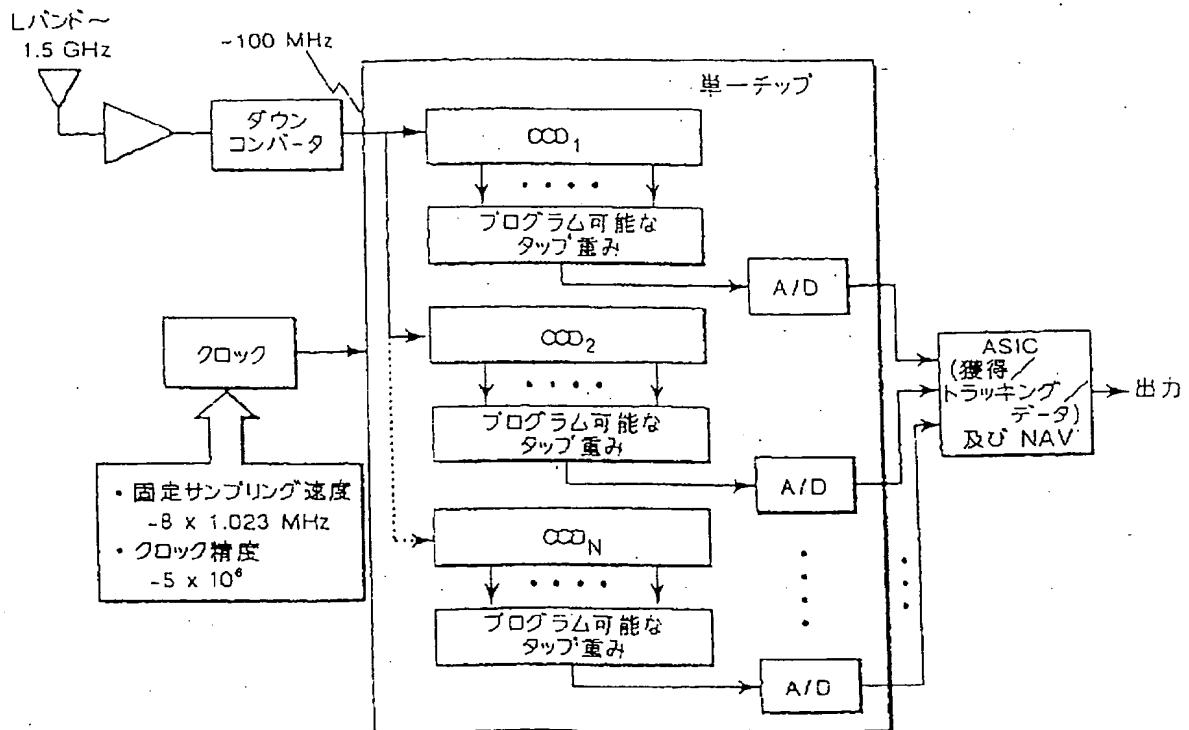


FIG. 12

【図13】

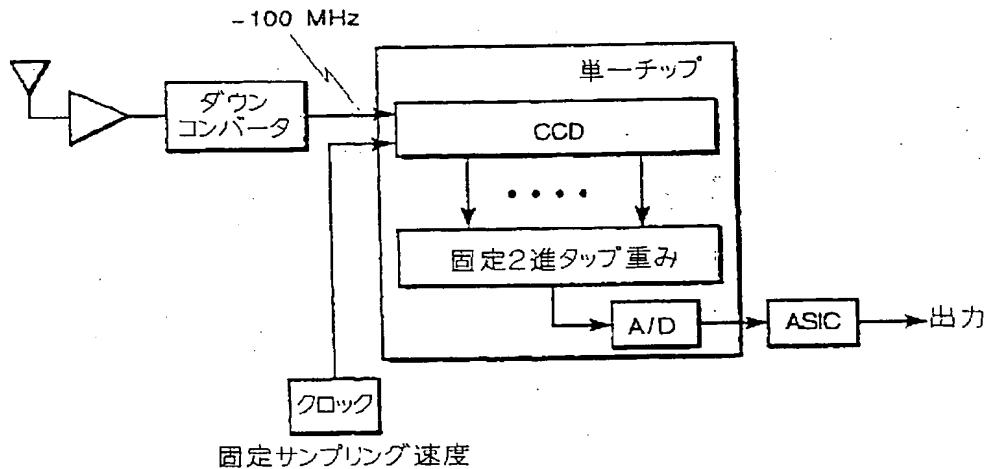


FIG. 13

【図14】

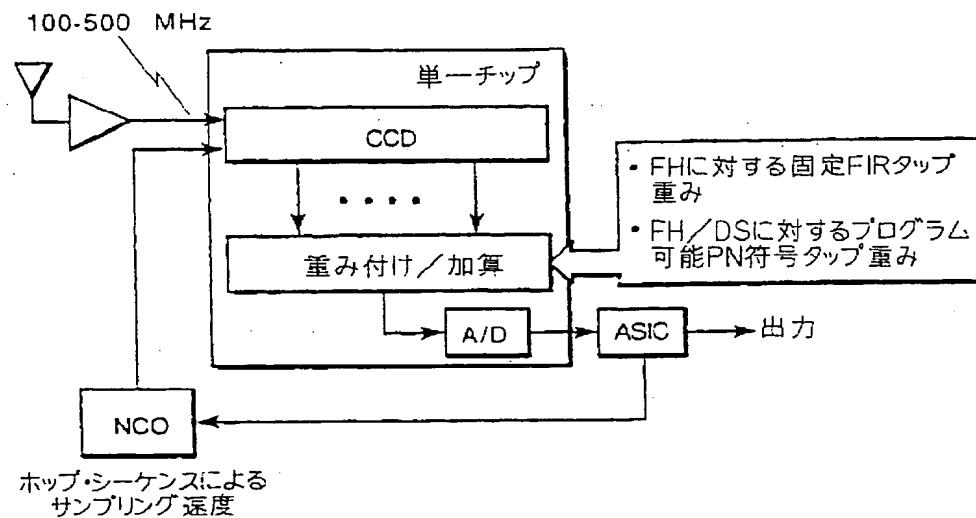


FIG 14

【図15】

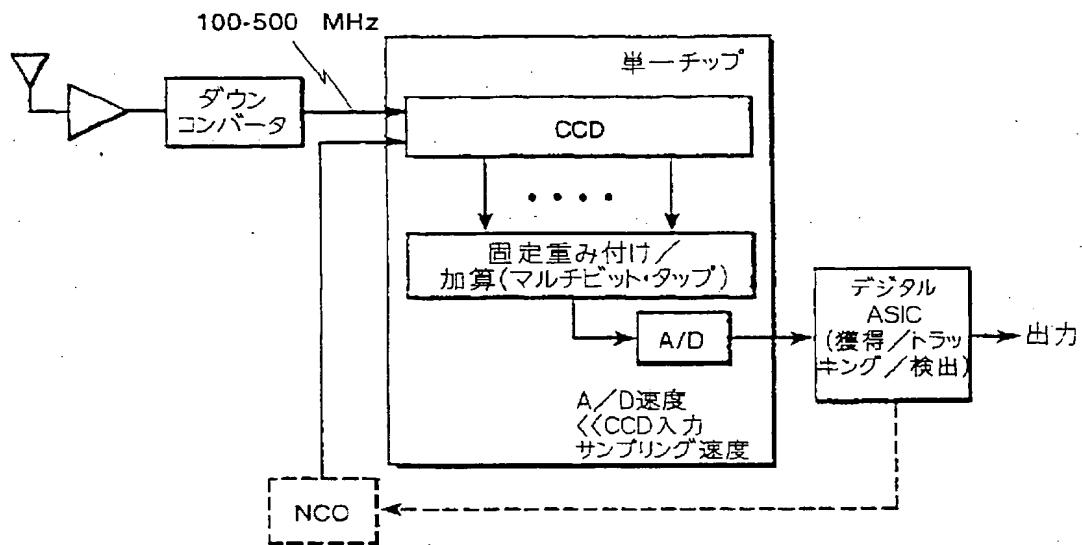


FIG 15

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US95/02232
A. CLASSIFICATION OF SUBJECT MATTER		
IPC(6) : H04B 1/69 US CL : 375/200		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
U.S. : 375/200 380/34		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US, A, 5,276,705 (HIGGINS) 04 January 1994, see Figure 4.	1-12
A	US, A, 4,112,372 (HOLMES ET AL.) 05 September 1978.	1-12
A	US, A, 4,553,101 (MATHIS) 12 November 1985.	1-12
A	US, A, 5,216,691 (KAUFMANN) 01 June 1993.	1-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "T" later documents published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "A" document defining the general state of the art which is not considered to be part of particular relevance "E" earlier document published on or after the international filing date "L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other reason "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 15 APRIL 1995	Date of mailing of the international search report 08 JUN 1995	
Name and mailing address of the ISA/US Commissioner of Patents and Trademarks Box PCT Washington, D.C. 20231 Facsimile No. (703) 305-3230	Authorized officer <i>Tod R. Swann</i> TOD R. SWANN Telephone No. (703) 308-0475	

フロントページの続き

- (72)発明者 アーバン, ダニエル
アメリカ合衆国メリーランド州20902, シ
ルバー・スプリング, サドルロック・コー
ト 17
- (72)発明者 シモンズ, マシュー・エス
アメリカ合衆国ヴァージニア州22020, セ
ンタービル, メアリ・トッド・コート
6309
- (72)発明者 ランド, トーマス
アメリカ合衆国ヴァージニア州22066, グ
レード・フォールズ, センターウッド・レ
ーン 320
- (72)発明者 タッカー・マーティン・ダブリュー
アメリカ合衆国ヴァージニア州22091, レ
斯顿, ビラ・リッジ・ドライブ 1937-
ビー